

DMD STRUCTURE FOR IMPROVING HORIZONTAL RESOLUTION

Publication number: JP8036141

Publication date: 1996-02-06

Inventor: ROBAATO JIYON GOUBU; JIEFURII BII SANPUSERU

Applicant: TEXAS INSTRUMENTS INC

Classification:

- **international:** **G02B26/08; H04N5/74; G02B26/08; H04N5/74;** (IPC1-7): G02B26/08; H04N5/74

- **European:** G02B26/08M4E

Application number: JP19940333223 19941205

Priority number(s): US19930161832 19931203

Also published as:

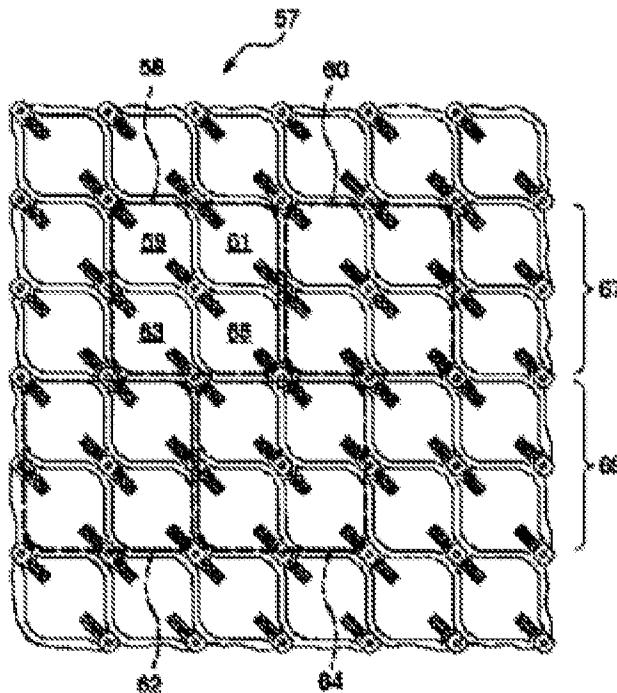
EP0665458 (A2)
US6232936 (B1)
EP0665458 (A3)
CN1126923 (A)
EP0665458 (B1)

[more >>](#)

[Report a data error here](#)

Abstract of JP8036141

PURPOSE: To provide the effective array structure of spatial optical modulators for increasing a valid resolution without lowering the efficiency of the modulator of a display device. **CONSTITUTION:** In a method and a device for increasing the valid horizontal resolution of the display device, in a first execution form, the basic array of digital micromirror elements is formed by staggering alternate rows inside the array. In a second execution form, a successive picture element array 57 is converted to a basic picture element array by grouping SLM elements 59, 61 and 65 and turning them to a picture element block 58. All the elements inside the picture element block are simultaneously controlled and the picture element block is operated as a single picture element. The rows 67 and 69 of the picture element block compensate for each other and the effect of the basic array of the picture elements is supplied without causing the decline of the efficiency often generated in the basic picture element array.



Data supplied from the **esp@cenet** database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-36141

(43)公開日 平成8年(1996)2月6日

(51)Int.Cl. ⁶	識別記号	序内整理番号	F I	技術表示箇所
G 0 2 B 26/08	E			
H 0 4 N 5/74	B			

審査請求 未請求 請求項の数2 書面 (全15頁)

(21)出願番号 特願平6-333223

(71)出願人 590000879

テキサス インスツルメンツ インコーポ
レイテッド

アメリカ合衆国テキサス州ダラス, ノース
セントラルエクスプレスウェイ 13500

(22)出願日 平成6年(1994)12月5日

(72)発明者 ロバート ジョン ゴウブ

アメリカ合衆国テキサス州プラノ, スカ
ボロウ レーン 1405

(31)優先権主張番号 161832

(72)発明者 ジエフリー ピー. サンプセル

アメリカ合衆国テキサス州プラノ, プエブ
ロ コート2005

(32)優先日 1993年12月3日

(74)代理人 弁理士 浅村 皓 (外3名)

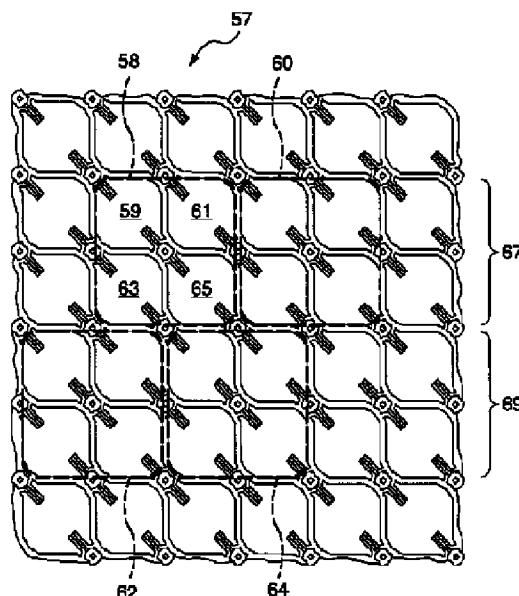
(33)優先権主張国 米国(US)

(54)【発明の名称】 水平解像度を改善するDMD構造

(57)【要約】

【目的】 ディスプレイ装置の変調器の効率を落とすことなく有効解像度を増加させる、効果的な空間光変調器のアレー構造を提供する。

【構成】 ディスプレイ装置の有効水平解像度を増加させる方法と装置。本発明の一実施態様は、アレー内の交互の行を千鳥にすることによりデジタルマイクロミラー要素の基本アレーを形成する。本発明の第2の実施態様では、順序画素アレー(57)を、SLM要素(59、61、63、65)をグループ化して画素ブロック(58)にすることにより基本画素アレーに変換する。画素ブロック内の全ての要素は同時に制御され、その画素ブロックは単一画素のように動作する。画素ブロックの行(67)と(69)は補い合って、基本画素アレーにしばしば発生する効率の低下を起こすことなく、画素の基本アレーの効果を与える。



【特許請求の範囲】

【請求項1】空間光変調器を制御する方法であって、
 a. 空間光変調器要素のアレーをサブアレーにグループ化し、
 b. 前記サブアレーを水平な行に並べて、前記1つのサブアレーを前記水平な行のすぐ上と下の行の2つの隣接するサブアレーの間に設け、
 c. 前記サブアレー内の前記各変調器要素を、前記変調器要素が同時に動作するように制御する、
 ことを含む方法。

【請求項2】空間光変調器であって、

a. 空間光変調器要素のアレーと、
 b. 前記要素を制御して前記要素のサブアレーを同時に動作させる制御回路とを備え、前記サブアレーを千鳥にした水平な行に配置し、各サブアレーを隣接する行の2つの隣接サブアレーの間に水平に設ける、
 空間光変調器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、1990年9月11日発行の米国特許第4,956,619号、および1991年10月29日発行の米国特許第5,061,049号、に関する。

【0002】本発明は投写ディスプレイ装置の分野に関し、より詳しくは、デジタル空間光変調器投写ディスプレイ装置に関する。

【0003】

【従来の技術】空間光変調器(SLM)は投写ディスプレイ装置で映像を生成するのに用いられる。ディスプレイ装置の重要な機能の一つの測度は解像度である。解像度は垂直および水平の単位長さ当たりの線で計られる。テレビジョンや他のビデオ信号の信号形式のため、垂直解像度はビデオ源から送信される線の数に等しい。水平解像度はより主観的な測度である。ビデオ信号をデジタル化して表示すると、水平解像度はビデオ映像の各線上に表示することのできるデジタル化されたビデオサンプル数で決まる。

【0004】

【発明が解決しようとする課題】水平解像度の仕様は、有効なまたは有用な解像度の問題があるため一層複雑になる。ディスプレイ装置の最大水平解像度を用いて映像を表示すると、視覚的に乱れたものになる。ディスプレイの最大水平解像度を必要とする垂直縞を持つ映像が水平に動いて画素との配列が変化すると、表示される映像は非常に速く変化するよう見える。これはビデオ信号とビデオサンプリングの間の位相シフトにより起こる。

【0005】例えば図1および図2に示すように、三角波ビデオ信号がディスプレイの水平解像度能力における垂直の黒と白の縞の映像を表し、映像をX軸上の印で示す点でサンプリングする場合、表示される映像の各行は

図2に示すように交互に黒と白の画素になる。図3に示すように、入力ビデオ信号の位相が変わって2分の1画素だけ水平に動いた映像を表示すると、得られる映像は図4に示すように全行が灰色の画素になる。この映像が連続して動くと、人の目に見えるのは動く縞のフィールドではなく、コントラストの高い縞と灰色が交互に現れるスクリーンである。この問題をなくすためには、ビデオ信号をフィルタリングして高周波成分を除去してよい。フィルタは通常、ディスプレイスクリーンの最大能力の70%までの水平解像度を持つ信号を通すよう設計される。この方法は水平解像度の高い映像の表示に関連する問題を除くことはできるが、水平解像度の高い信号成分を除くので映像の解像度は下がる。

【0006】

【課題を解決するための手段】本発明の目的は、変調器の効率を落とすことなくディスプレイの有効解像度を増加させる、効果的なSLMアレー構造を提供することである。本発明の一実施態様では、SLMの行を基本にして基本アレー(cardinal array)を形成する。本発明の別の実施態様では、順序アレーからのSLM要素をグループ化して、基本形式で画の要素を作る。グループ化するには、SLM要素の制御信号を物理的に接続するか、各要素について独立の制御手段を用いてSLM要素を同時に操作することにより行う。順序画素を基本グループにすることにより、基本アレーを用いる場合に起こるいくつかのSLM方式の効率の問題を回避する。

【0007】本発明の別の利点は、画素のアドレスに冗長を許すことである。本発明の更に別の利点は、ディスプレイの明るさを増すことである。

【0008】

【実施例】図2は、順序形式で配列された正方形画素から成る面積アレー20を示す。順序形式とは、画素の行が隣接する行の真下に配列されるものをいう。例えば、画素22は画素24の真下にあり、画素26の真上にある。図6は千鳥形式に配列した正方形画素から成る面積アレー28を示す。千鳥形式では画素30は上の行の画素32と34の間にあり、下の行の画素36と38の間にいる。基本形式やれんが形式は千鳥形式の別の言い方である。基本アレーは、順序アレーにより生成される図のゆがみ(arifacts)をいくらか減らす高解像度信号を表示するのに用いられる。

【0009】図5および図6は、千鳥にした画素を用いた図1および図2の高解像度縞の例を示す。図6の奇数行は、図5のX軸の上側の印で示す時刻にサンプリングしたデータを表示する。この場合、全ての奇数行は黒と白の画素が交互になる。全ての偶数行は、図5のX軸の下側の印で示す時刻にサンプリングしたデータを表示する。この場合は、全ての偶数行は灰色になる。人の目には、灰色を背景に縞の表示を総合した、ダイナミックレ

ンジの小さい縞が見える。図7および図8に示すように、映像の配列がシフトすると一つ置きの灰色の行は縞を表示し始め、縞の行は灰色を表示し始める。人の目にはやはり灰色を背景に縞があるように見える。映像がディスプレイ上を動くにつれて、ダイナミックレンジは小さいが目的とする映像が見える。

【0010】千鳥にした画素により、信号のフィルタリングによる水平解像度の損失を生じることなく高解像度のビデオ映像を表示することができるが、千鳥にした画素はディスプレイの垂直解像度を落とす場合がある。一般に水平解像度の方が垂直解像度より重要なので、垂直解像度と水平解像度を妥協させることができることが多い。妥協させる垂直解像度の量は、用いるサンプリングと映像処理アルゴリズムによる。

【0011】図9、10、11、12は、垂直パターンを強くして映像を表示したときに発生する図のゆがみ(a r t i f a c t s)である。各図の垂直のバーは、上から下に進むに従ってより細くて密になる。バーを圧縮するに従って、バーを表示するのに必要な水平解像度は次第に高くなる。図9および図10では、バーは順序画素アレーを用いて表示されている。図10は図9の映像の位相をシフトしたものである。この位相シフトは図2と図4の位相シフトと同様である。図11および図12は図9および図10と同じ映像と位相シフトであるが、図11および図12は表示画素の基本アレーを用いている点が異なる。図9から図12を見ると、高水平解像度で映像を表示する場合に、基本アレーを用いると生成される図のゆがみがいくらか減ることが分かる。

【0012】現在デジタルマイクロミラー装置(DMD)を作るには少なくとも4つの構造が用いられている。すなわち、ねじりビーム、片持ちビーム、たわみビーム、隠れヒンジねじりビームである。隠れヒンジねじりビームDMDについては、米国特許第5,083,857号、「多レベル変形可能ミラー装置」、1992年1月28日発行、に開示されているので、参考のためにここに示す。開示された発明の一実施態様の隠れヒンジねじりビームDMDの基本アレーを図14に示す。

【0013】千鳥にした画素は空間光変調器の全ての型でうまく作動するわけではない。例えばねじりビームDMDを用いるディスプレイでは、ミラーを支持する機械的構造のために千鳥にした画素を用いると効率が悪くなる。本発明の一実施態様ではねじりビームDMDが用いられる。どの空間光変調器を用いてもよいが、説明の便宜上ねじりビームDMDに焦点を当てる。図14はねじりビームDMDアレー40の部分平面図である。各ねじりビームDMD要素は、エアギャップの上に2個のねじりヒンジ44と46で支持されるミラー42から成る。各ヒンジは支持構造に取り付けられている。この場合支持構造は支持柱48にメタライズしたアレーである。アレーの端を除いては、2個のDMD要素からのねじりヒ

ンジが各支持柱48を共有する。

【0014】図15は図14のアレーの各要素からヒンジとミラーを取り除いて下の電極を示す、ねじりビームDMDアレーの一部である。1対のアドレス電極50と52が、ヒンジの軸を中心にして各ミラーの下に形成される。1対はアドレス電極44と46である。バイアスバスも、DMDミラーの下の金属層上にパターン化されている。バイアスバスはミラーに電気的に接続され、DMDの動作中にバイアス電圧を全てのミラーまたはミラー群に供給するのに用いられる。またこのバイアスバスは、2つの着地点54と56を形成する。

【0015】表示データは、アドレス電極に接続されているメモリセルに書き込まれる。表示データに従って、メモリセルはアドレス電極の1つに電圧を加える。この電圧により電気力が発生し、その上に吊されたミラーを引きつける。またバイアスをミラーに加えて引力を増す。アドレス電極とミラーの間の引力により、ミラー42はヒンジ軸の回りに回転する。引力が十分大きければ、ミラーは回転して着地点54と56のどちらかに先端が触れる。ある光学システムではDMDは画素の面積アレーとして形成され、ONになる画素はヒンジ軸の片側に回転し、OFFになる画素は反対側に回転する。このような装置の詳細については、共にテキサス・インスツルメンツ社に譲渡された米国特許第4,956,619号、「空間光変調器」、および米国特許第5,061,049号、「空間光変調器および方法」、に記述されているので、参考のためにここに示す。

【0016】図16は、図6および図8に示した千鳥にした画素を用いたねじりビームDMDの面積アレー画素の平面図を示す。画素の1つ置きの行がシフトして基本アレーを形成する場合は、隣接する画素は支持柱を共有しない。追加の支持柱が必要なので、使用可能なミラー領域が減少する。使用可能なミラー領域が減少するだけでなく、追加した支持柱が光を反射することにより、生成される映像のコントラストの割合が減少する。実際にミラー領域の減少は約20%で、これに比例してディスプレイ装置の効率は落ちる。

【0017】本発明は、千鳥にした画素により生じる上述の効率減少の問題に対処する明らかに最初の解決である。図17に示すように、本発明の一実施態様では2次元の各面積アレーの変調器要素の数が2倍になっている。各要素をグループ化して、図17の破線で示すように4変調器要素を含むサブアレーすなわち画素ブロック58、60、62、64を形成する。「画素ブロック」という語を用いたのは、通常は「画素」という語が個々に制御できる最小の図の要素として定義されるからであり、画素ブロック内では各変調器要素は同時に動作するが、本発明の各種の実施態様では、画素ブロック内の個々の変調器要素を別個に制御することができる。画素ブロックは行に配列され、1つの行の画素ブロックは上の

行と下の行の各隣接画素ブロックの中央に設けられる。これにより、上に述べた効率の低下を生じることなく千鳥にした画素を作成することができる。

【0018】本発明の上記の実施態様では各画素に変調器要素の2x2アレーを用いたが、本発明の各種の実施態様では変調器要素のいろいろの数および配列を用いることができる。例えば各画素は変調器要素の1x2、2x3、3x2、3x3または任意の大きさのアレーを備えることができる。制約があるとすれば、変調器の物理的な寸法の制限だけである。

【0019】本発明は、各変調器要素を同じ制御信号に接続して1グループ内の各要素に同時に書き込みまた共通のデータを受けるか、または各要素への共通のデータを個々に書き込むことにより実現してよい。

【0020】変調器アレー内の要素の数を増やしたので、アレーの設計者はより小さな要素を用いることによりアレーを同じ寸法に保つか、または同じ寸法の要素を用いることによりアレーの寸法を大きくするかを選んでよい。各変調器方式の妥協によって要素とアレーの寸法が影響される。デジタルマイクロミラー装置では、動作するミラーの角偏向はミラーの寸法とエアギャップの厚さにより決まる。またミラーの寸法は、エアギャップからフォトレジストをエッチングにより除く必要によっても制限される。これらの制約があるため、各ミラーの最大寸法が制限される。ミラーの最小寸法は、ミラーの下のアドレシングおよび着地用の電極を作る必要性によって制限される。

【0021】アレーの寸法を大きくすることによって得られる別の利点は映像の明るさが増すことである。一般にデジタルマイクロミラー装置要素は寸法が小さくまた一般にビデオ信号は解像度が有限なので、DMDアレーは一般に非常に小さい。1個以上の変調器要素をグループ化して画素ブロックにすることにより各画素の寸法が大きくなるので、DMDの寸法が大きくなる。このように寸法が大きくなることにより、より効率のよい光学装置を用いることができ、また映像の表示はより明るくなる。

【0022】本発明の別の利点は、要素の寸法を大きくすることを必要とせずに冗長なアドレシング回路を作ることである。画素ブロック内の変調器要素を電気的に接続した場合は、各画素ブロックのアドレス回路は1つだけ作らなければならない。実際は、各画素ブロックには第2のアドレス回路を作るだけの十分な余地があることが多い。第2アドレス回路でバックアップを形成し、ダイのテスト中に第1アドレス回路にエラーがあったときに選択することができる。

【0023】図18は冗長アドレシング方式の一実施態様の略図を示す。図18に示すように、画素ブロック内の4DMD要素59、61、63、65を全て電気的に接続する。2つのメモリセル74と76のどちらかをマ

ルチプレクサ78で選択して4DMD要素をバイアスするのに用いる。欠陥によりメモリセル74が故障すると、マルチプレクサ78はメモリセル76を選ぶことができる。マルチプレクサ78の代わりに、両メモリセルの出力をDMD要素に単に接続して、デバイスのテスト中に出力の一方を遮断(fuse)させる。ある欠陥により故障を生じて、図18に示す冗長アドレス回路が使用できなくなることがある。このような故障に対処するため、集積回路メモリ製作などの他の分野で知られる多くの方法を用いることができる。1つの方法はパストランジスタを用いて故障したトランジスタを分離することである。一般にこのような方式は、装置が複雑になって故障の確率が増えることと故障を乗り越える能力との妥協になる。

【0024】千鳥にした画素の代表的な応用は、図19に示すテレビジョン・ディスプレイ装置である。図19では、合成ビデオ信号が信号80として入力される。デコーダ82が合成ビデオ信号を変換し、アナログ・デジタル変換器(A/D)84でサンプリングしデジタル化する。デジタル化されたビデオ信号をビデオプロセッサ86に入力し、ここで順次走査変換などの各種データ処理を行う。タイミング制御器88がA/D84とビデオプロセッサ86の動作を同期化させる。DMDフォーマッタ90がデータを再書式化してDMDが必要とする入力書式に合致させ、DMD94の表示準備が整うまでフレームメモリ92が再書式化されたデータを記憶する。光源96からの光の焦点を光学装置98によりDMD94の上に台わせる。光はDMD94の反射面で反射して、投写光学装置100によりディスプレイスクリーン102の上に焦点を合わせると、映像が見える。

【0025】ビデオプロセッサ86が行う機能に従って、選択されたディスプレイ形式に関わらず、入力ビデオ源は各種の映像書式の任意の1つでよい。例えば、入力ビデオデータはフレーム率が60Hzで各フレームが640画素の240行から成るものでよい。1つ置きのフレームはそれぞれ偶数または奇数の線情報だけを含んでよい。ビデオプロセッサはこの映像データを、フレーム率が60Hzで各フレームが640画素の240行から成りかつ各フレームが奇数行と偶数行の情報を持つ、データストリームに変換する。必要な映像変換を行うのに用いることのできるアルゴリズムがいくつかある。ただし、出力映像が千鳥にした画素を用いる場合は、1つ置きの行のサンプリングをタイミング制御器88によって変更しなければならない。またはビデオプロセッサはビデオデータを処理しながら画素の千鳥にした行を補償しなければならない。

【0026】千鳥にした画素により水平解像度の効率を上げる方法と構造について特定の実施態様を説明したが、特許請求の範囲の規定を除いては、これらの特定の例は本発明の範囲を制限するものではない。更に、ある

特定の実施態様に関連して本発明を説明したが、この技術に精通した人には更に変更が可能であることは自明であり、このような変更は全て特許請求の範囲に入るものである。

【0027】以上の説明に関して更に以下の項を開示する。

- (1) 空間光変調器を制御する方法であつて、
 - a. 空間光変調器要素のアレーをサブアレーにグループ化し、
 - b. 前記サブアレーを水平な行に並べて、前記1つのサブアレーを前記水平な行のすぐ上と下の行の2つの隣接するサブアレーの間に設け、
 - c. 前記サブアレー内の前記各変調器要素を、前記変調器要素が同時に動作するように制御する、

ことを含む方法。

【0028】(2) 前記空間光変調器要素は個々にアドレスできる、第1項記載の方法。

(3) 前記空間光変調器要素はサブアレーとしてアドレスされる、第1項記載の方法。

(4) 前記サブアレーは、大部分が正方形形式の要素を備える、第1項記載の方法。

(5) 前記サブアレーは 2×2 マトリックスに配列した4変調器要素から成る、第1項記載の方法。

【0029】(6) 前記空間光変調器要素はデジタルマイクロミラー装置である、第1項記載の方法。

(7) 前記空間光変調器要素はねじれビーム・デジタルマイクロミラー装置である、第1項記載の方法。

(8) 前記アドレシング回路は冗長である、第1項記載の方法。

【0030】(9) 空間光変調器であつて、

- a. 空間光変調器要素のアレーと、
- b. 前記要素を制御して前記要素のサブアレーを同時に動作させる制御回路とを備え、前記サブアレーを千鳥にした水平な行に配置し、各サブアレーを隣接する行の2つの隣接サブアレーの間に水平に設ける、

空間光変調器。

【0031】(10) 前記サブアレーは、大部分が正方形形式の要素を備える、第9項記載の変調器。

(11) 前記サブアレーは 2×2 マトリックスに配列した4変調器要素から成る、第9項記載の変調器。

(12) 前記要素はデジタルマイクロミラー装置である、第9項記載の変調器。

(13) 前記要素はねじれビーム・デジタルマイクロミラー装置である、第9項記載の変調器。

(14) 各サブアレーについて2つ以上の前記制御回路が製作される、第9項記載の変調器。

【0032】(15) デジタルマイクロミラー装置であつて、デジタルマイクロミラー要素のアレーであつて、前記各要素は少なくとも1つのアドレス電極の上に吊された偏向可能なミラーを備え、電圧バイアス信号

を前記少なくとも1つのアドレス電極に加えると前記偏向可能ミラーは前記少なくとも1つのアドレス電極に向かって偏向する、デジタルマイクロミラー要素のアレーと、前記デジタルマイクロミラー要素の少なくとも3つの千鳥にした水平な行を備える前記アレーであつて、前記各デジタルマイクロミラー要素は隣接する行の2つの隣接するデジタルマイクロミラー要素の間に水平に設けられる、前記アレーと、を備えるデジタルマイクロミラー装置。

10 (16) 前記デジタルマイクロミラー要素はねじれビーム・デジタルマイクロミラー要素である、第15項記載の装置。

【0033】(17) ビデオディスプレイ装置であつて、光のビームを発生する光源と、入力合成ビデオ信号を変換してアナログ・ベースバンドビデオ信号を出力するデコーダと、前記アナログ・ベースバンドビデオ信号をサンプリングして前記アナログ・ベースバンドビデオ信号のデジタル表現を出力するアナログ・デジタル変換器と、前記デジタル表現を受けてデジタル表示データを出力するビデオフォーマッタと、前記デジタル表示データと前記光のビームを受けて、前記デジタル表示データに依存する、映像を運ぶ光のビームを発生するデジタルマイクロミラー装置とを備え、前記デジタル・マイクロミラー装置はデジタルマイクロミラー要素の少なくとも3行を持つアレーを備え、前記各デジタルマイクロミラー要素は隣接する行の2つの隣接するデジタルマイクロミラー要素の間に水平に設けられる、ビデオディスプレイ装置。

【0034】(18) 前記ビデオフォーマッタはビデオプロセッサとDMDフォーマッタを備え、前記ビデオプロセッサは前記アナログ・ベースバンドビデオ信号の前記デジタル表現を受けて変更されたデジタルビデオ信号を出力し、前記DMDフォーマッタは前記変更されたデジタルビデオ信号を受けて前記デジタル表示データを出力する、第17項記載のディスプレイ装置。

(19) 前記デジタル表示データを前記デジタルマイクロミラー装置により表示する前に、前記ビデオフォーマッタからの前記デジタル表示データを記憶するフレームメモリを更に備える、第17項記載のディスプレイ装置。

(20) 前記デジタルマイクロミラー装置はねじれビーム・デジタルマイクロミラー装置である、第17項記載のディスプレイ装置。

【0035】(21) ディスプレイ装置の有効水平解像度を増加させる方法と装置。本発明の一実施態様は、アレー内の交互の行を千鳥にすることによりデジタルマイクロミラー要素の基本アレーを形成する。本発明の第2の実施態様では、順序画素アレー57を、SLM要素59、61、63、65をグループ化して画素プロック58にすることにより基本画素アレーに変換する。画

素プロック内の全ての要素は同時に制御され、その画素プロックは単一画素のように動作する。画素プロックの行67と69は補い合って、基本画素アレーにしばしば発生する効率の低下を起こすことなく、画素の基本アレーの効果を与える。

【図面の簡単な説明】

【図1】三角波ビデオ信号を示す波形。

【図2】交互に明と暗の縞を示す図の要素の順序アレーの平面図。

【図3】三角波ビデオ信号を示す波形。

【図4】灰色フィールドを表示する図の要素の順序アレーの平面図。

【図5】三角波ビデオ信号を示す波形。

【図6】明と暗の要素の行と灰色の要素の行を交互に表示する図の要素の基本アレーの平面図。

【図7】三角波ビデオ信号を示す波形。

【図8】灰色の要素の行と明と暗の要素の行とを交互に表示する図の要素の基本アレーの平面図。

【図9】画素の順序アレーを用いた第1相の垂直バーの表示。

【図10】画素の順序アレーを用いた第2相の垂直バーの表示。

【図11】画素の基本アレーを用いた第1相の垂直バーの表示。

【図12】画素の基本アレーを用いた第2相の垂直バーの表示。

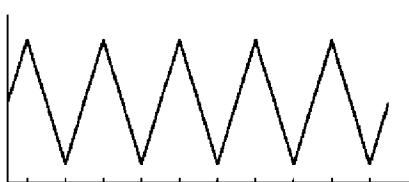
【図13】隠れヒンジねじりビーム・ディジタルマイクロミラー装置の基本アレーの一部の平面図。

【図14】ディジタル・マイクロミラー装置の順序アレーの平面図。

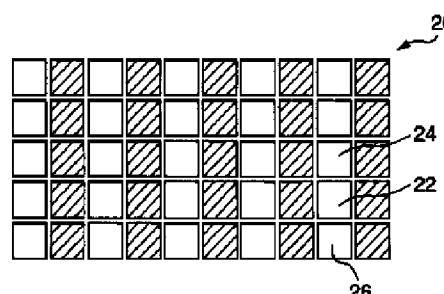
【図15】ミラーとヒンジを取り除いて下の電極を示す、ディジタルマイクロミラー装置の順序アレーの平面図。

【図16】ディジタルマイクロミラー装置の基本すなわち千鳥にしたアレーの平面図。

【図 1】

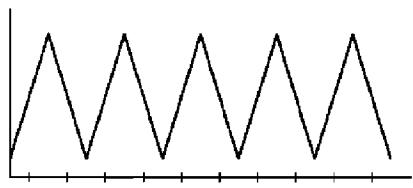


【図 2】

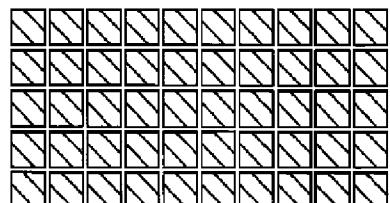


【図17】千鳥にしたグループを備えるディジタルマイクロミラー装置の順序アレーの平面図。	
【図18】冗長アドレシングの一方式の略図	
【図19】DMDに基づくテレビジョンディスプレイ装置の一実施態様のプロック図。	
【符号の説明】	
2 0	面積アレー
2 2, 2 4, 2 6	画素
3 0, 3 2, 3 4, 3 6, 3 8	画素
10 4 0	ねじりビームDMDアレー
4 2	ミラー
4 4, 4 6	ねじりヒンジ
4 8	支持柱
5 0, 5 2	アドレス電極
5 4, 5 6	着地点
5 7	順序画素アレー
5 8, 6 0, 6 2, 6 4	画素プロック
5 9, 6 1, 6 3, 6 5	DMD要素
20 6 7, 6 9	画素プロックの行
7 4, 7 6	メモリセル
7 8	マルチプレクサ
8 0	合成ビデオ信号
8 2	デコーダ
8 4	A/D変換器
8 6	ビデオプロセッサ
8 8	タイミング制御器
9 0	DMDフォーマッタ
9 2	フレームメモリ
30 9 4	DMD
9 6	光源
9 8	光学装置
1 0 0	投写光学装置
1 0 2	ディスプレイスクリーン

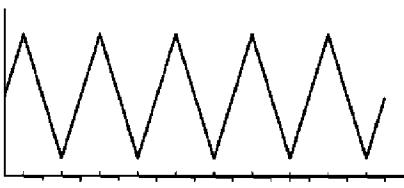
【図 3】



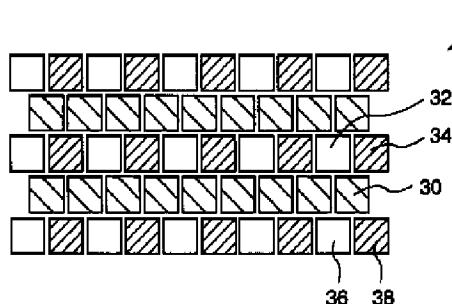
【図 4】



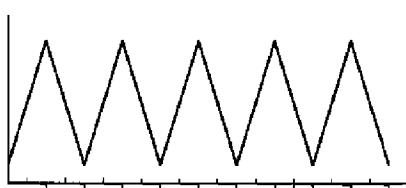
【図 5】



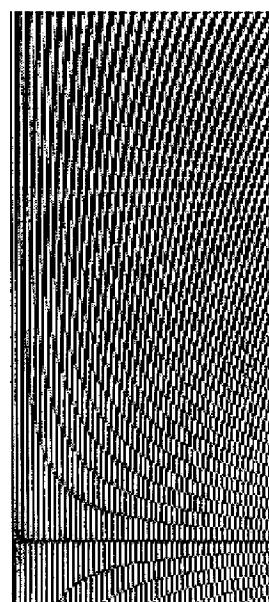
【図 6】



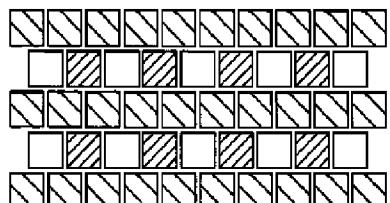
【図 7】



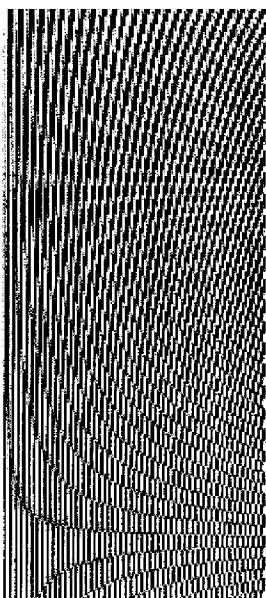
【図 9】



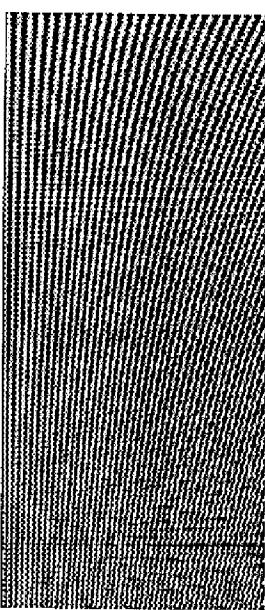
【図 8】



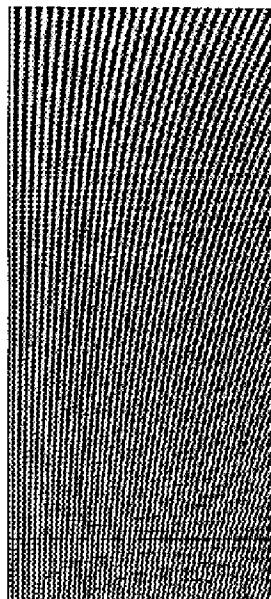
【図 10】



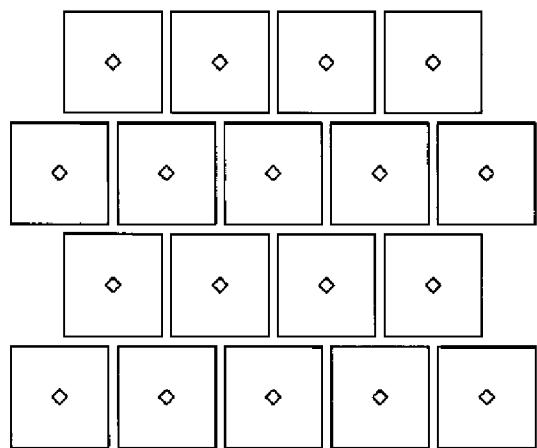
【図 12】



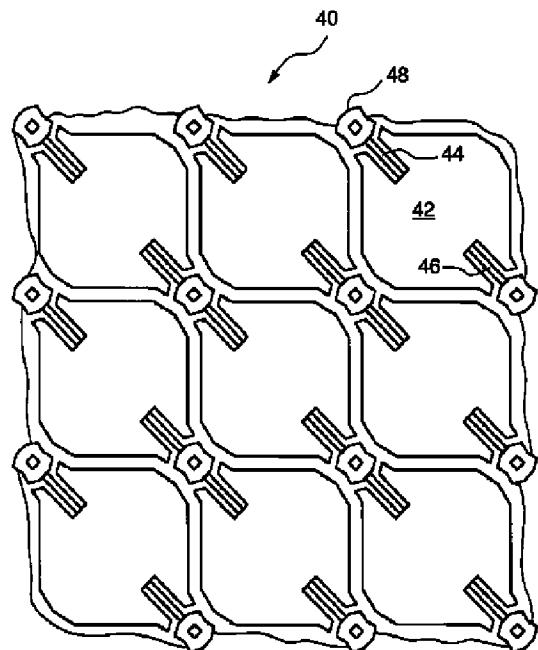
【図 11】



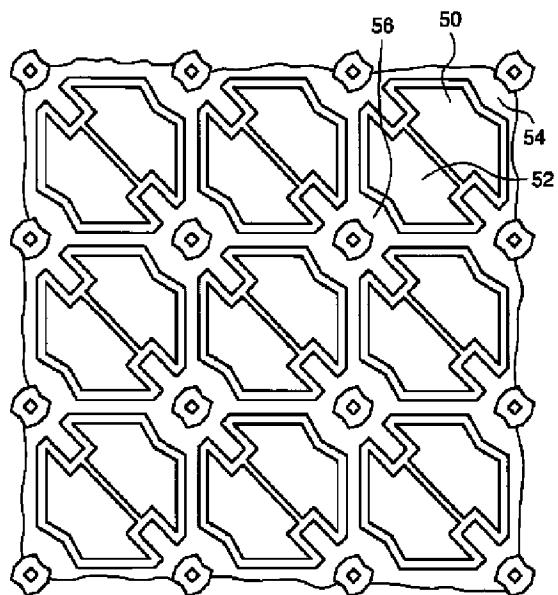
【図 13】



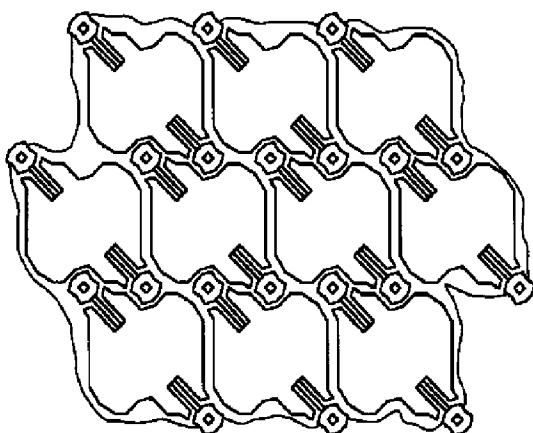
【図 14】



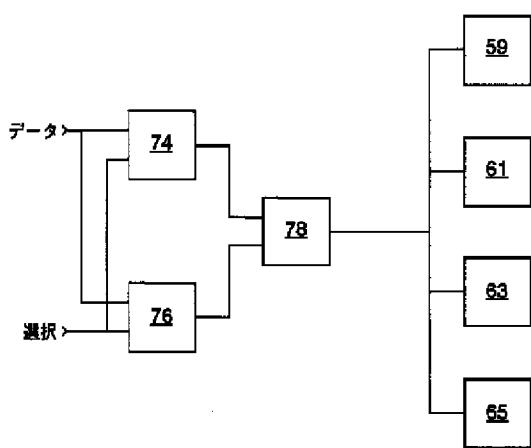
【図 15】



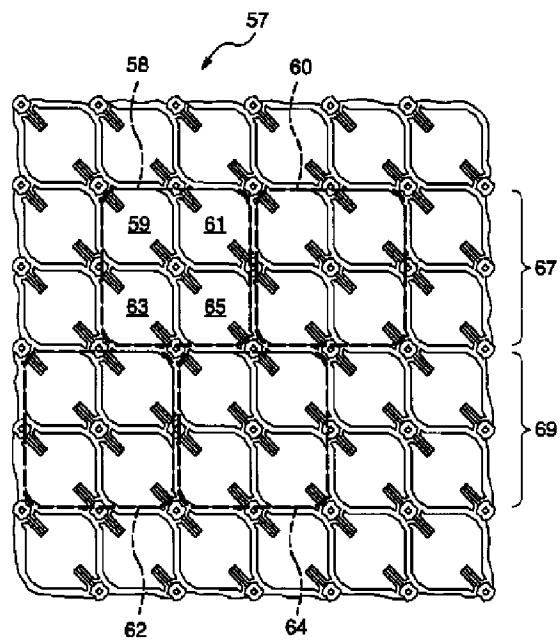
【図 16】



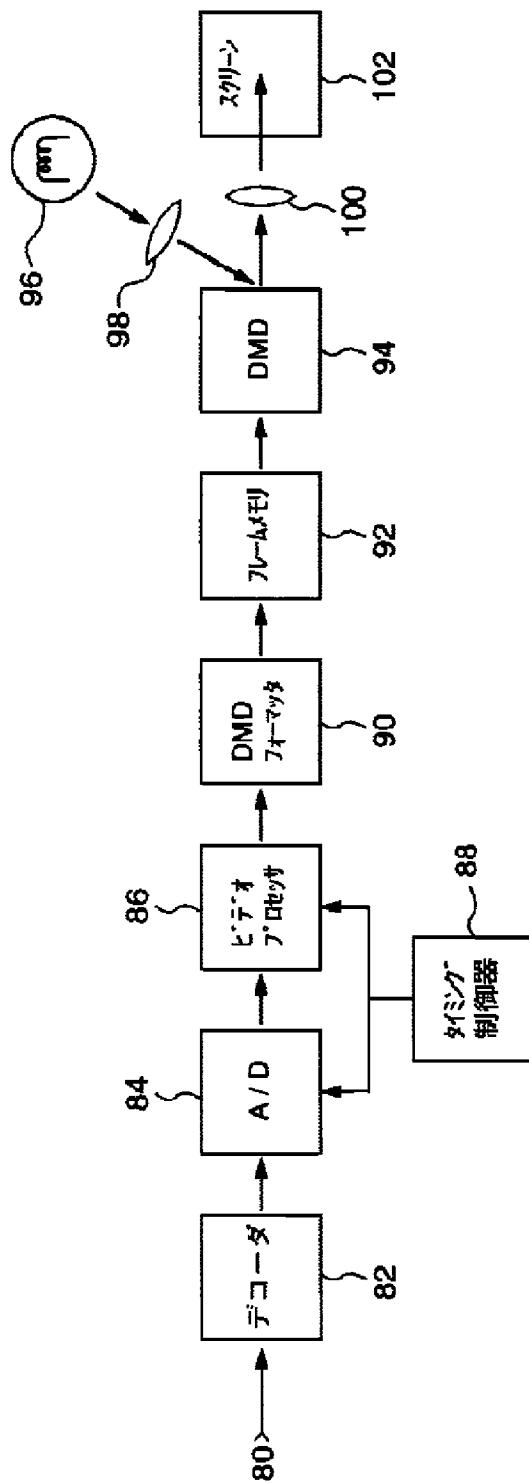
【図 18】



【図 17】



【図 19】



【手続補正書】

【提出日】平成7年4月4日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】全文

【補正方法】変更

【補正内容】

【書類名】明細書

【発明の名称】水平解像度を改善するDMD構造

【特許請求の範囲】

【請求項1】空間光変調器を制御する方法であって、

- a. 空間光変調器要素のアレーをサブアレーにグループ化し、
- b. 前記サブアレーを水平な行に並べて、前記1つのサブアレーを前記水平な行のすぐ上と下の行の2つの隣接するサブアレーの間に設け、
- c. 前記サブアレー内の前記各変調器要素を、前記変調器要素が同時に動作するように制御する、

ことを含む方法。

【請求項2】空間光変調器であって、

- a. 空間光変調器要素のアレーと、
- b. 前記要素を制御して前記要素のサブアレーを同時に動作させる制御回路とを備え、前記サブアレーを千鳥にした水平な行に配置し、各サブアレーを隣接する行の2つの隣接サブアレーの間に水平に設ける、

空間光変調器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、1990年9月11日発行の米国特許第4,956,619号、および1991年10月29日発行の米国特許第5,061,049号、に関する。

【0002】本発明は投写ディスプレイ装置の分野に関し、より詳しくは、デジタル空間光変調器投写ディスプレイ装置に関する。

【0003】

【従来の技術】空間光変調器(SLM)は投写ディスプレイ装置で映像を生成するのに用いられる。ディスプレイ装置の重要な機能の一つの測度は解像度である。解像度は垂直および水平の単位長さ当たりの線で計られる。テレビジョンや他のビデオ信号の信号形式のため、垂直解像度はビデオ源から送信される線の数に等しい。水平解像度はより主観的な測度である。ビデオ信号をデジタル化して表示すると、水平解像度はビデオ映像の各線上に表示することのできるデジタル化されたビデオサンプル数で決まる。

【0004】

【発明が解決しようとする課題】水平解像度の仕様は、有効なまたは有用な解像度の問題があるため一層複雑になる。ディスプレイ装置の最大水平解像度を用いて映像を表示すると、視覚的に乱れたものになる。ディスプレイの最大水平解像度を必要とする垂直縞を持つ映像が水平に動いて画素との配列が変化すると、表示される映像は非常に速く変化するよう見える。これはビデオ信号とビデオサンプリングの間の位相シフトにより起こる。

【0005】例えば図1および図2に示すように、三角波ビデオ信号がディスプレイの水平解像度能力における垂直の黒と白の縞の映像を表し、映像をX軸上の印で示す点でサンプリングする場合、表示される映像の各行は図2に示すように交互に黒と白の画素になる。図3に示すように、入力ビデオ信号の位相が変わって2分の1画

素だけ水平に動いた映像を表示すると、得られる映像は図4に示すように全行が灰色の画素になる。この映像が連続して動くと、人の目に見えるのは動く縞のフィールドではなく、コントラストの高い縞と灰色が交互に現れるスクリーンである。この問題をなくすためには、ビデオ信号をフィルタリングして高周波成分を除去してよい。フィルタは通常、ディスプレイスクリーンの最大能力の70%までの水平解像度を持つ信号を通すよう設計される。この方法は水平解像度の高い映像の表示に関連する問題を除くことはできるが、水平解像度の高い信号成分を除くことで映像の解像度は下がる。

【0006】

【課題を解決するための手段】本発明の目的は、変調器の効率を落とすことなくディスプレイの有効解像度を増加させる、効果的なSLMアレー構造を提供することである。本発明の一実施態様では、SLMの行を基本にして基本アレー(cardinal array)を形成する。本発明の別の実施態様では、順序アレーからのSLM要素をグループ化して、基本形式で画の要素を作る。グループ化するには、SLM要素の制御信号を物理的に接続するか、各要素について独立の制御手段を用いてSLM要素を同時に操作することにより行う。順序画素を基本グループにすることにより、基本アレーを用いる場合に起こるいくつかのSLM方式の効率の問題を回避する。

【0007】本発明の別の利点は、画素のアドレスに冗長を許すことである。本発明の更に別の利点は、ディスプレイの明るさを増すことである。

【0008】

【実施例】図2は、順序形式で配列された正方形画素から成る面積アレー20を示す。順序形式とは、画素の行が隣接する行の真下に配列されるものをいう。例えば、画素22は画素24の真下にあり、画素26の真上にある。図6は千鳥形式に配列した正方形画素から成る面積アレー28を示す。千鳥形式では画素30は上の行の画素32と34の間にあり、下の行の画素36と38の間にある。基本形式やれんが形式は千鳥形式の別の言い方である。基本アレーは、順序アレーにより生成される図のゆがみ(arifacts)をいくらか減らす高解像度信号を表示するのに用いられる。

【0009】図5および図6は、千鳥にした画素を用いた図1および図2の高解像度縞の例を示す。図6の奇数行は、図5のX軸の上側の印で示す時刻にサンプリングしたデータを表示する。この場合、全ての奇数行は黒と白の画素が交互になる。全ての偶数行は、図5のX軸の下側の印で示す時刻にサンプリングしたデータを表示する。この場合は、全ての偶数行は灰色になる。人の目には、灰色を背景に縞の表示を総合した、ダイナミックレンジの小さい縞が見える。図7および図8に示すように、映像の配列がシフトすると一つ置きの灰色の行は縞

を表示し始め、縞の行は灰色を表示し始める。人の目にはやはり灰色を背景に縞があるように見える。映像がディスプレイ上を動くにつれて、ダイナミックレンジは小さいが目的とする映像が見える。

【0010】千鳥にした画素により、信号のフィルタリングによる水平解像度の損失を生じることなく高解像度のビデオ映像を表示することができるが、千鳥にした画素はディスプレイの垂直解像度を落とす場合がある。一般に水平解像度の方が垂直解像度より重要なので、垂直解像度と水平解像度を妥協させることができることが多い。妥協させる垂直解像度の量は、用いるサンプリングと映像処理アルゴリズムによる。

【0011】図9、10、11、12は、垂直パターンを強くして映像を表示したときに発生する図のゆがみ(*artifacts*)である。各図の垂直のバーは、上から下に進むに従ってより細くて密になる。バーを圧縮するに従って、バーを表示するのに必要な水平解像度は次第に高くなる。図9および図10では、バーは順序画素アレーを用いて表示されている。図10は図9の映像の位相をシフトしたものを見ると、この位相シフトは図2と図4の位相シフトと同様である。図11および図12は図9および図10と同じ映像と位相シフトであるが、図11および図12は表示画素の基本アレーを用いている点が異なる。図9から図12を見ると、高水平解像度で映像を表示する場合に、基本アレーを用いると生成される図のゆがみがいくらか減ることが分かる。

【0012】現在デジタルマイクロミラー装置(DMD)を作るには少なくとも4つの構造が用いられている。すなわち、ねじりビーム、片持ちビーム、たわみビーム、隠れヒンジねじりビームである。隠れヒンジねじりビームDMDについては、米国特許第5,083,857号、「多レベル変形可能ミラー装置」、1992年1月28日発行、に開示されているので、参考のためにここに示す。開示された発明の一実施態様の隠れヒンジねじりビームDMDの基本アレーを図14に示す。

【0013】千鳥にした画素は空間光変調器の全ての型でうまく作動するわけではない。例えばねじりビームDMDを用いるディスプレイでは、ミラーを支持する機械的構造のために、千鳥にした画素を用いると効率が悪くなる。本発明の一実施態様ではねじりビームDMDが用いられる。どの空間光変調器を用いてもよいが、説明の便宜上ねじりビームDMDに焦点を当てる。図14はねじりビームDMDアレー40の部分平面図である。各ねじりビームDMD要素は、エアギャップの上に2個のねじりヒンジ44と46で支持されるミラー42から成る。各ヒンジは支持構造に取り付けられている。この場合支持構造は支持柱48にメタライズしたアレーである。アレーの端を除いては、2個のDMD要素からのねじりヒンジが各支持柱48を共有する。

【0014】図15は図14のアレーの各要素からヒン

ジとミラーを取り除いて下の電極を示す、ねじりビームDMDアレーの一部である。1対のアドレス電極50と52が、ヒンジの軸を中心にして各ミラーの下に形成される。1対はアドレス電極44と46である。バイアスバスも、DMDミラーの下の金属層上にパターン化されている。バイアスバスはミラーに電気的に接続され、DMDの動作中にバイアス電圧を全てのミラーまたはミラ一群に供給するのに用いられる。またこのバイアスバスは、2つの着地点54と56を形成する。

【0015】表示データは、アドレス電極に接続されているメモリセルに書き込まれる。表示データに従って、メモリセルはアドレス電極の1つに電圧を加える。この電圧により電気力が発生し、その上に吊されたミラーを引きつける。またバイアスをミラーに加えて引力を増す。アドレス電極とミラーの間の引力により、ミラー42はヒンジ軸の回りに回転する。引力が十分大きければ、ミラーは回転して着地点54と56のどちらかに先端が触れる。ある光学システムではDMDは画素の面積アレーとして形成され、ONになる画素はヒンジ軸の片側に回転し、OFFになる画素は反対側に回転する。このような装置の詳細については、共にテキサス・インスツルメンツ社に譲渡された米国特許第4,956,619号、「空間光変調器」、および米国特許第5,061,049号、「空間光変調器および方法」、に記述されているので、参考のためにここに示す。

【0016】図16は、図6および図8に示した千鳥にした画素を用いたねじりビームDMDの面積アレー画素の平面図を示す。画素の1つ置きの行がシフトして基本アレーを形成する場合は、隣接する画素は支持柱を共有しない。追加の支持柱が必要なので、使用可能なミラー領域が減少する。使用可能なミラー領域が減少するだけでなく、追加した支持柱が光を反射することにより、生成される映像のコントラストの割合が減少する。実際にはミラー領域の減少は約20%で、これに比例してディスプレイ装置の効率は落ちる。

【0017】本発明は、千鳥にした画素により生じる上述の効率減少の問題に対処する明らかに最初の解決である。図17に示すように、本発明の一実施態様では2次元の各面積アレーの変調器要素の数が2倍になっている。各要素をグループ化して、図17の破線で示すように4変調器要素を含むサブアレーすなわち画素ブロック58、60、62、64を形成する。「画素ブロック」という語を用いたのは、通常は「画素」という語が個々に制御できる最小の図の要素として定義されるからであり、画素ブロック内では各変調器要素は同時に動作するが、本発明の各種の実施態様では、画素ブロック内の個々の変調器要素を別個に制御することができる。画素ブロックは行に配列され、1つの行の画素ブロックは上の行と下の行の各隣接画素ブロックの中央に設けられる。これにより、上に述べた効率の低下を生じることなく千

鳥にした画素を作成することができる。

【0018】本発明の上記の実施態様では各画素に変調器要素の2x2アレーを用いたが、本発明の各種の実施態様では変調器要素のいろいろの数および配列を用いることができる。例えば各画素は変調器要素の1x2、2x3、3x2、3x3または任意の大きさのアレーを備えることができる。制約があるとすれば、変調器の物理的な寸法の制限だけである。

【0019】本発明は、各変調器要素と同じ制御信号に接続して1グループ内の各要素に同時に書き込みまた共通のデータを受けるか、または各要素への共通のデータを個々に書き込むことにより実現してよい。

【0020】変調器アレー内の要素の数を増やしたので、アレーの設計者はより小さな要素を用いることによりアレーと同じ寸法に保つか、または同じ寸法の要素を用いることによりアレーの寸法を大きくするかを選んでよい。各変調器方式の妥協によって要素とアレーの寸法が影響される。デジタルマイクロミラー装置では、動作するミラーの角偏向はミラーの寸法とエアギャップの厚さにより決まる。またミラーの寸法は、エアギャップからフォトレジストをエッチングにより除く必要によつても制限される。これらの制約があるため、各ミラーの最大寸法が制限される。ミラーの最小寸法は、ミラーの下のアドレシングおよび着地用の電極を作る必要性によつて制限される。

【0021】アレーの寸法を大きくすることによって得られる別の利点は映像の明るさが増すことである。一般にデジタルマイクロミラー装置要素は寸法が小さくまた一般にビデオ信号は解像度が有限なので、DMDアレーは一般に非常に小さい。1個以上の変調器要素をグループ化して画素ブロックにすることにより各画素の寸法が大きくなるので、DMDの寸法が大きくなる。このように寸法が大きくなることにより、より効率のよい光学装置を用いることができ、また映像の表示はより明るくなる。

【0022】本発明の別の利点は、要素の寸法を大きくすることを必要とせずに冗長なアドレシング回路を作れることである。画素ブロック内の変調器要素を電気的に接続した場合は、各画素ブロックのアドレス回路は1つだけ作らなければならない。実際は、各画素ブロックには第2のアドレス回路を作るだけの十分な余地があることが多い。第2アドレス回路でバックアップを形成し、ダイのテスト中に第1アドレス回路にエラーがあったときを選択することができる。

【0023】図18は冗長アドレシング方式の一実施態様の略図を示す。図18に示すように、画素ブロック内の4DMD要素59、61、63、65を全て電気的に接続する。2つのメモリセル74と76のどちらかをマルチプレクサ78で選択して4DMD要素をバイアスするのに用いる。欠陥によりメモリセル74が故障する

と、マルチプレクサ78はメモリセル76を選ぶことができる。マルチプレクサ78の代わりに、両メモリセルの出力をDMD要素に単に接続して、デバイスのテスト中に出力の一方を遮断(fuse)させる。ある欠陥により故障を生じて、図18に示す冗長アドレス回路が使用できなくなることがある。このような故障に対処するため、集積回路メモリ製作などの他の分野で知られる多くの方法を用いることができる。1つの方法はパストランジスタを用いて故障したトランジスタを分離することである。一般にこのような方式は、装置が複雑になって故障の確率が増えることと故障を乗り越える能力との妥協になる。

【0024】千鳥にした画素の代表的な応用は、図19に示すテレビジョン・ディスプレイ装置である。図19では、合成ビデオ信号が信号80として入力される。デコーダ82が合成ビデオ信号を変換し、アナログ・デジタル変換器(A/D)84でサンプリングしデジタル化する。デジタル化されたビデオ信号をビデオプロセッサ86に入力し、ここで順次走査変換などの各種データ処理を行う。タイミング制御器88がA/D84とビデオプロセッサ86の動作を同期化させる。DMDフォーマッタ90がデータを再書き式化してDMDが必要とする入力書式に合致させ、DMD94の表示準備が整うまでフレームメモリ92が再書き式化されたデータを記憶する。光源96からの光の焦点を光学装置98によりDMD94の上に合わせる。光はDMD94の反射面で反射して、投写光学装置100によりディスプレイスクリーン102の上に焦点を合わせると、映像が見える。

【0025】ビデオプロセッサ86が行う機能に従つて、選択されたディスプレイ形式に関わらず、入力ビデオ源は各種の映像書式の任意の1つでよい。例えば、入力ビデオデータはフレーム率が60Hzで各フレームが640画素の240行から成るものでよい。1つ置きのフレームはそれぞれ偶数または奇数の線情報だけを含んでよい。ビデオプロセッサはこの映像データを、フレーム率が60Hzで各フレームが640画素の240行から成りかつ各フレームが奇数行と偶数行の情報を持つ、データストリームに変換する。必要な映像変換を行うのに用いることのできるアルゴリズムがいくつかある。ただし、出力映像が千鳥にした画素を用いる場合は、1つ置きの行のサンプリングをタイミング制御器88によって変更しなければならない。またはビデオプロセッサはビデオデータを処理しながら画素の千鳥にした行を補償しなければならない。

【0026】千鳥にした画素により水平解像度の効率を上げる方法と構造について特定の実施態様を説明したが、特許請求の範囲の規定を除いては、これらの特定の例は本発明の範囲を制限するものではない。更に、ある特定の実施態様に関連して本発明を説明したが、この技術に精通した人には更に変更が可能であることは自明で

あり、このような変更は全て特許請求の範囲に入るものである。

【0027】以上の説明に関して更に以下の項を開示する。

- (1) 空間光変調器を制御する方法であって、
 - a. 空間光変調器要素のアレーをサブアレーにグループ化し、
 - b. 前記サブアレーを水平な行に並べて、前記1つのサブアレーを前記水平な行のすぐ上と下の行の2つの隣接するサブアレーの間に設け、
 - c. 前記サブアレー内の前記各変調器要素を、前記変調器要素が同時に動作するように制御する、ことを含む方法。

【0028】(2) 前記空間光変調器要素は個々にアドレスできる、第1項記載の方法。

(3) 前記空間光変調器要素はサブアレーとしてアドレスされる、第1項記載の方法。

(4) 前記サブアレーは、大部分が正方形形式の要素を備える、第1項記載の方法。

(5) 前記サブアレーは 2×2 マトリックスに配列した4変調器要素から成る、第1項記載の方法。

【0029】(6) 前記空間光変調器要素はデジタルマイクロミラー装置である、第1項記載の方法。

(7) 前記空間光変調器要素はねじれビーム・デジタルマイクロミラー装置である、第1項記載の方法。

(8) 前記アドレシング回路は冗長である、第1項記載の方法。

【0030】(9) 空間光変調器であって、

- a. 空間光変調器要素のアレーと、
- b. 前記要素を制御して前記要素のサブアレーを同時に動作させる制御回路とを備え、前記サブアレーを千鳥にした水平な行に配置し、各サブアレーを隣接する行の2つの隣接サブアレーの間に水平に設ける、空間光変調器。

【0031】(10) 前記サブアレーは、大部分が正方形形式の要素を備える、第9項記載の変調器。

(11) 前記サブアレーは 2×2 マトリックスに配列した4変調器要素から成る、第9項記載の変調器。

(12) 前記要素はデジタルマイクロミラー装置である、第9項記載の変調器。

(13) 前記要素はねじれビーム・デジタルマイクロミラー装置である、第9項記載の変調器。

(14) 各サブアレーについて2つ以上の前記制御回路が製作される、第9項記載の変調器。

【0032】(15) デジタルマイクロミラー装置であって、デジタルマイクロミラー要素のアレーであって、前記各要素は少なくとも1つのアドレス電極の上に吊された偏向可能なミラーを備え、電圧バイアス信号を前記少なくとも1つのアドレス電極に加えると前記偏向可能なミラーは前記少なくとも1つのアドレス電極に向

かって偏向する、デジタルマイクロミラー要素のアレーと、前記デジタルマイクロミラー要素の少なくとも3つの千鳥にした水平な行を備える前記アレーであって、前記各デジタルマイクロミラー要素は隣接する行の2つの隣接するデジタルマイクロミラー要素の間に水平に設けられる、前記アレーと、を備えるデジタルマイクロミラー装置。

(16) 前記デジタルマイクロミラー要素はねじれビーム・デジタルマイクロミラー要素である、第15項記載の装置。

【0033】(17) ビデオディスプレイ装置であって、光のビームを発生する光源と、入力合成ビデオ信号を変換してアナログ・ベースバンドビデオ信号を出力するデコーダと、前記アナログ・ベースバンドビデオ信号をサンプリングして前記アナログ・ベースバンドビデオ信号のデジタル表現を出力するアナログ・デジタル変換器と、前記デジタル表現を受けてデジタル表示データを出力するビデオフォーマッタと、前記デジタル表示データと前記光のビームを受けて、前記デジタル表示データに依存する、映像を運ぶ光のビームを発生するデジタルマイクロミラー装置とを備え、前記デジタル・マイクロミラー装置はデジタルマイクロミラー要素の少なくとも3行を持つアレーを備え、前記各デジタルマイクロミラー要素は隣接する行の2つの隣接するデジタルマイクロミラー要素の間に水平に設けられる、ビデオディスプレイ装置。

【0034】(18) 前記ビデオフォーマッタはビデオプロセッサとDMDフォーマッタを備え、前記ビデオプロセッサは前記アナログ・ベースバンドビデオ信号の前記デジタル表現を受けて変更されたデジタルビデオ信号を出力し、前記DMDフォーマッタは前記変更されたデジタルビデオ信号を受けて前記デジタル表示データを出力する、第17項記載のディスプレイ装置。

(19) 前記デジタル表示データを前記デジタルマイクロミラー装置により表示する前に、前記ビデオフォーマッタからの前記デジタル表示データを記憶するフレームメモリを更に備える、第17項記載のディスプレイ装置。

(20) 前記デジタルマイクロミラー装置はねじれビーム・デジタルマイクロミラー装置である、第17項記載のディスプレイ装置。

【0035】(21) ディスプレイ装置の有効水平解像度を増加させる方法と装置。本発明の一実施態様は、アレー内の交互の行を千鳥にすることによりデジタルマイクロミラー要素の基本アレーを形成する。本発明の第2の実施態様では、順序画素アレー57を、SLM要素59、61、63、65をグループ化して画素ブロック58にすることにより基本画素アレーに変換する。画素ブロック内の全ての要素は同時に制御され、その画素ブロックは单一画素のように動作する。画素ブロックの

行67と69は補い合って、基本画素アレーにしばしば発生する効率の低下を起こすことなく、画素の基本アレーの効果を与える。

【図面の簡単な説明】

【図1】三角波ビデオ信号を示す波形。

【図2】交互に明と暗の縞を示す図の要素の順序アレーの平面図。

【図3】三角波ビデオ信号を示す波形。

【図4】灰色フィールドを表示する図の要素の順序アレーの平面図。

【図5】三角波ビデオ信号を示す波形。

【図6】明と暗の要素の行と灰色の要素の行を交互に表示する図の要素の基本アレーの平面図。

【図7】三角波ビデオ信号を示す波形。

【図8】灰色の要素の行と明と暗の要素の行とを交互に表示する図の要素の基本アレーの平面図。

【図9】画素の順序アレーを用いた第1相の垂直バーの表示。

【図10】画素の順序アレーを用いた第2相の垂直バーの表示。

【図11】画素の基本アレーを用いた第1相の垂直バーの表示。

【図12】画素の基本アレーを用いた第2相の垂直バーの表示。

【図13】隠れヒンジねじりビーム・ディジタルマイクロミラー装置の基本アレーの一部の平面図。

【図14】ディジタル・マイクロミラー装置の順序アレーの平面図。

【図15】ミラーとヒンジを取り除いて下の電極を示す、ディジタルマイクロミラー装置の順序アレーの平面図。

【図16】ディジタルマイクロミラー装置の基本すなわち千鳥にしたアレーの平面図。

【図17】千鳥にしたグループを備えるディジタルマイクロミラー装置の順序アレーの平面図。

【図18】冗長アドレシングの一方式の略図。

【図19】DMDに基づくテレビジョンディスプレイ装置の一実施態様のプロック図。

【符号の説明】

20 面積アレー

22, 24, 26 画素

30, 32, 34, 36, 38 画素

40 ねじりビームDMDアレー

42 ミラー

44, 46 ねじりヒンジ

48 支持柱

50, 52 アドレス電極

54, 56 着地点

57 順序画素アレー

58, 60, 62, 64 画素ブロック

59, 61, 63, 65 DMD要素

67, 69 画素ブロックの行

74, 76 メモリセル

78 マルチプレクサ

80 合成ビデオ信号

82 デコーダ

84 A/D変換器

86 ビデオプロセッサ

88 タイミング制御器

90 DMDフォーマッタ

92 フレームメモリ

94 DMD

96 光源

98 光学装置

100 投写光学装置

102 ディスプレイスクリーン